E-Play-SOPC EP3C25-B 硬件说明书

北京达盛科技

北京达盛科技有限公司

版本号：2009-10-18

地址：北京市海淀区长春桥路 5 号新起点大厦 2-1501

邮编：100089

电话：+86-010-82564899

目　　录

E-Play-SOPC EP3C25 硬件说明书 1
E-Play-SOPC EP3C25 资源介绍 3
接口定义 5
5V 电源接口 5
管脚分配 5
主板部分管脚分配 5
扩展板部分管脚分配 16
外部扩展口信号分配 21
PORT A 信号分配 21
PORT B 信号分配 22
特别注意 23

北京达盛科技

E-Play-SOPC EP3C25 资源介绍

为了方便广大单片机、SOPC 及 ARM 嵌入式开发爱好者学习，我公司制订了一套《E_play 总线标准及制板规范》。E-Play-SOPC 适配器为符合 E_Play 总线标准的 SOPC 适配器，同时作为 EDA-VI 的标准适配器使用，通过 E_Play 总线插槽可以方便的外扩多种功能板，用户也可以自行制作开发适合自己功能板，通过 E_Play 总线插槽方便的与适配器及其它功能板进行连接组成一个小型应用系统。

一、适配器布局及硬件资源

E_Play-SOPC EP3C25 适配器（以下简称：适配器）布局如下图：

1、主板效果图：

主板资源：

主控制器 FPGA 芯片：EP3C25F324C8N

配置芯片：EPCS16SI16N

两片 SDRAM：K4S511632B-UC75，每片为 64MB，总共 128MB。

两片 FLASH：AM29LV160DT-120，每片为 16MB，总共 32MB。

两片 SRAM： IS61LV25616AL-10TL，每片 512KB，总共 1MB。

USB 2.0 控制器：CY7C68013A-56，24C02 E2PROM

10M/100M 网络控制器：DM9000AE

24 位真彩 VGA：ADV7125KSTZ140

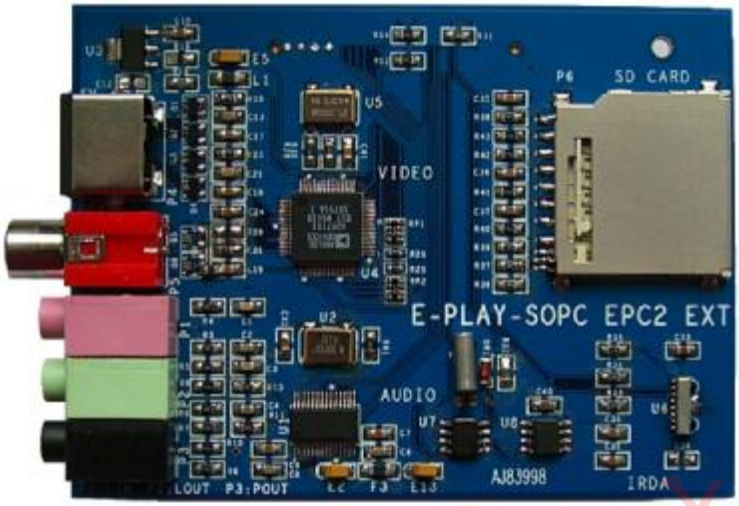
电源模块：LT1086CM-3.3（3.3V），AS1117-2.5（2.5V）,AMS1117-1.2(1.2V)

其它接口及资源：5V 电源接口、USB 接口、PS2 接口、RS232 串口、VGA 接口、AS 下载口、JTAG 下载口、4 位按键、4 位 LED 灯、复位键、E-PLAY 插槽 PORT A、PORT B，网口，64 针扩展插槽。

PORT A、PORT B 符合《E_play 总线标准及制板规范》的 E_Play 外扩总线。

2、扩展板效果图：

北京达盛科技



扩展板资源：

视频解码芯片：ADV7181B

音频芯片：TLV320AIC23

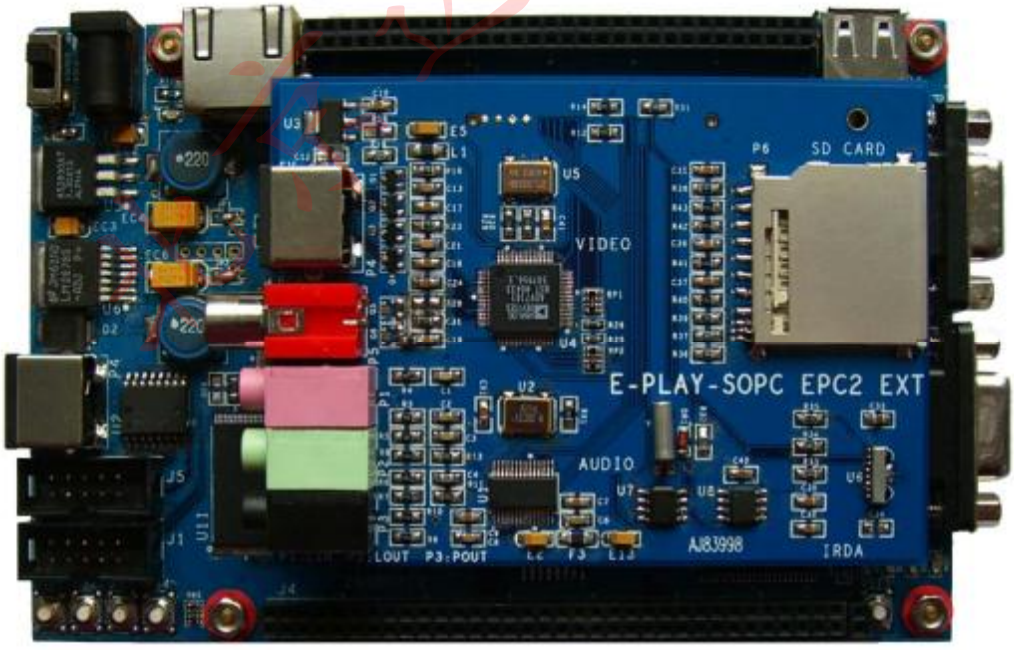
实时时钟：PCF8563T

E2PROM：24LC02

红外收发对管：HSDL-3201

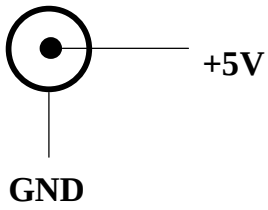
其它接口及资源：SD 卡接口、RCA 视频接口，SV 接口，音频接口 LIN、LOUT、POUT。

3、整体效果图：

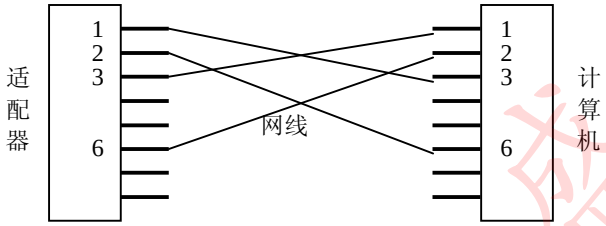


接口定义

5V 电源接口



USB 接口，PS2 接口，VGA 接口均为标准接口；RS232 串口与计算机相连时请用平行线。适配器的网络接口与计算机网卡相连时请用交叉网线相连，如下示意图：



管脚分配

按功能对 FPGA 芯片 EP3C25F324C8N 进行管脚分配：

主板部分管脚分配

1、FPGA 电源及地：

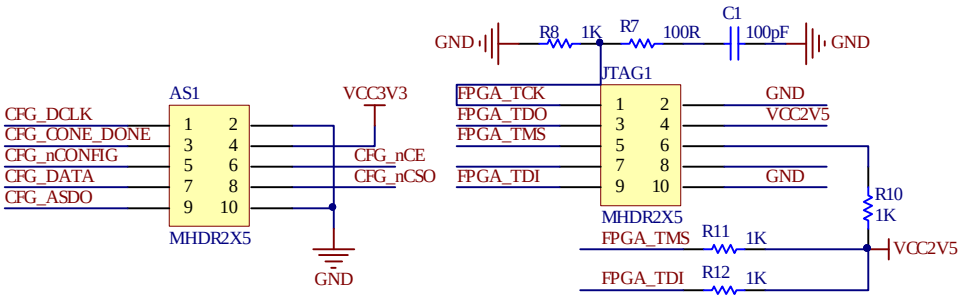
FPGA 管脚	网络或符号	备注	FPGA 管脚	网络或符号	备注
PIN_C4	GND	芯片 GND	PIN_G7	VCCINT	内核 VCC 1.2V
PIN_C6	GND		PIN_G8	VCCINT	
PIN_C8	GND		PIN_G10	VCCINT	
PIN_C11	GND		PIN_G11	VCCINT	
PIN_C13	GND		PIN_G12	VCCINT	
PIN_C15	GND		PIN_H7	VCCINT	
PIN_E3	GND		PIN_H12	VCCINT	
PIN_E16	GND		PIN_J7	VCCINT	
PIN_G3	GND		PIN_J12	VCCINT	
PIN_G9	GND		PIN_K7	VCCINT	

PIN_G16	GND		PIN_K12	VCCINT	
PIN_H8	GND		PIN_L7	VCCINT	
PIN_H9	GND		PIN_L12	VCCINT	
PIN_H10	GND		PIN_M7	VCCINT	
PIN_H11	GND		PIN_M8	VCCINT	
PIN_J3	GND		PIN_M9	VCCINT	
PIN_J8	GND		PIN_M11	VCCINT	
PIN_J9	GND		PIN_M12	VCCINT	
PIN_J10	GND		PIN_F4	VCCIO1	
PIN_J11	GND		PIN_G4	VCCIO1	
PIN_J16	GND		PIN_J4	VCCIO1	
PIN_K3	GND		PIN_K4	VCCIO2	
PIN_K8	GND		PIN_M4	VCCIO2	
PIN_K9	GND		PIN_N4	VCCIO2	
PIN_K10	GND		PIN_R6	VCCIO3	
PIN_K11	GND		PIN_R7	VCCIO3	
PIN_K16	GND		PIN_R9	VCCIO3	
PIN_L8	GND		PIN_R10	VCCIO4	
PIN_L9	GND		PIN_R12	VCCIO4	
PIN_L10	GND		PIN_R14	VCCIO4	
PIN_L11	GND		PIN_K15	VCCIO5	
PIN_M10	GND		PIN_M15	VCCIO5	
PIN_M16	GND		PIN_R15	VCCIO5	
PIN_N3	GND		PIN_F16	VCCIO6	
PIN_P3	GND		PIN_G15	VCCIO6	
PIN_P16	GND		PIN_J15	VCCIO6	
PIN_T5	GND		PIN_D11	VCCIO7	
PIN_T7	GND		PIN_D13	VCCIO7	
PIN_T9	GND		PIN_D15	VCCIO7	
PIN_T10	GND		PIN_D4	VCCIO8	
PIN_T12	GND		PIN_D6	VCCIO8	
PIN_T15	GND		PIN_D8	VCCIO8	

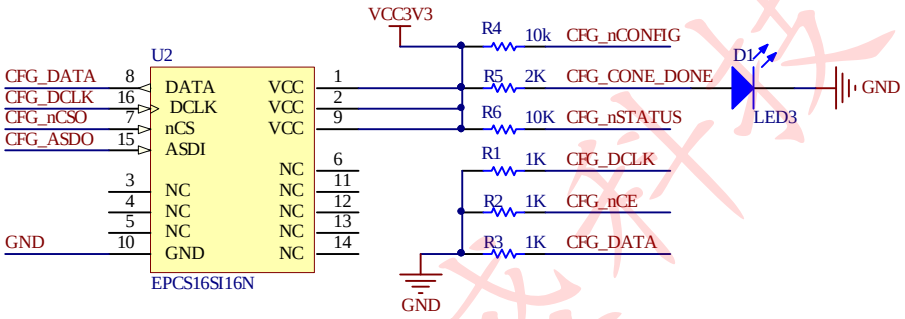
各个 BANK 的 VCCIO 均为 3.3V

2、FPGA 的 JTAG 接口及 AS 接口原理图：

接口原理



配置芯片 EP3C25 用 EPCS16SI16N。

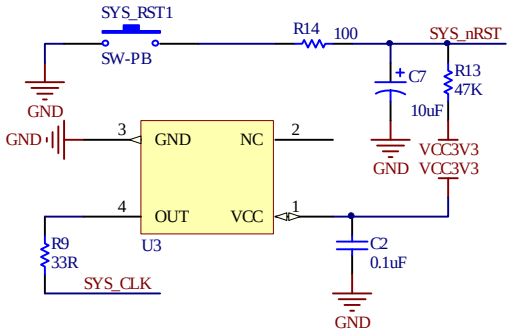


管脚分配列表：

FPGA 管脚	网络或符号	备注	FPGA 管脚	网络或符号	备注
PIN_H4	CFG_DCLK	AS	PIN_J1	FPGA_TCK	JTAG
PIN_K14	CFG_CONE_DONE		PIN_J2	FPGA_TMS	
PIN_H5	CFG_nCONFIG		PIN_J6	FPGA_TDI	
PIN_K6	CFG_nCE		PIN_J5	FPGA_TDO	
PIN_H3	CFG_DATA		PIN_K3	MSEL0	配置模式
PIN_E2	CFG_nCSO		PIN_J18	MSEL1	
PIN_D1	CFG_ASDO		PIN_J17	MSEL2	
			PIN_J14	MSEL3	

3、系统复位及系统时钟分配：

电路原理：



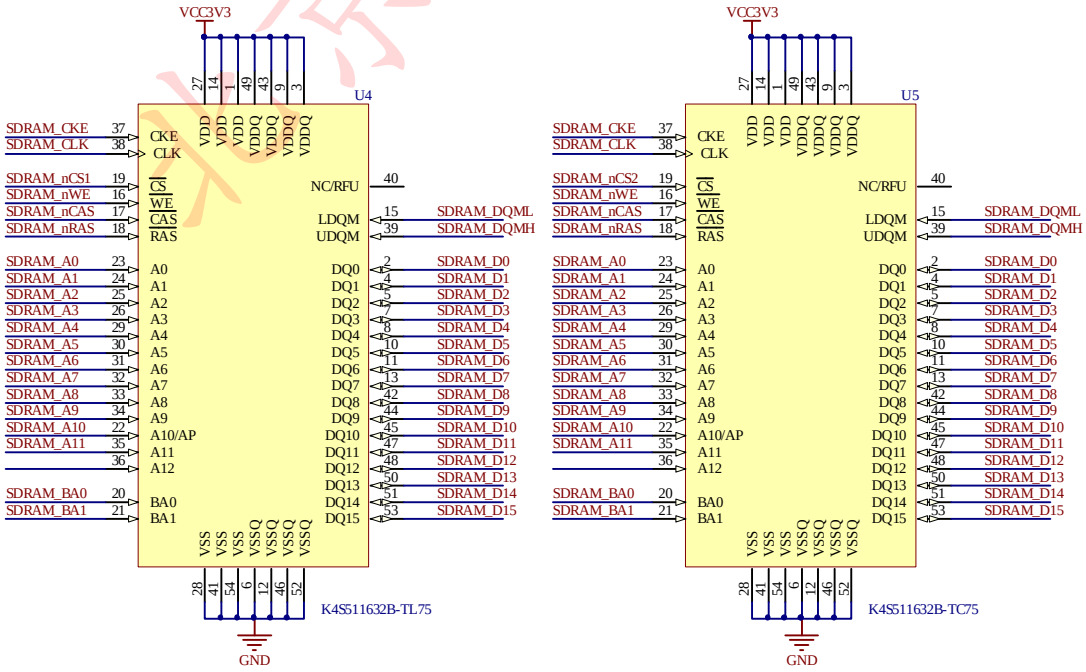
管脚分配列表：

FPGA 管脚	网络或符号	备注
PIN_V10	SYS_CLK	系统时钟
PIN_N18	Sys_nRST	系统复位

有多个设备的复位信号也用 RST，在使用时注意察看原理图。

4、FPGA 对 SDRAM 数据、地址及控制信号分配：

原理图：



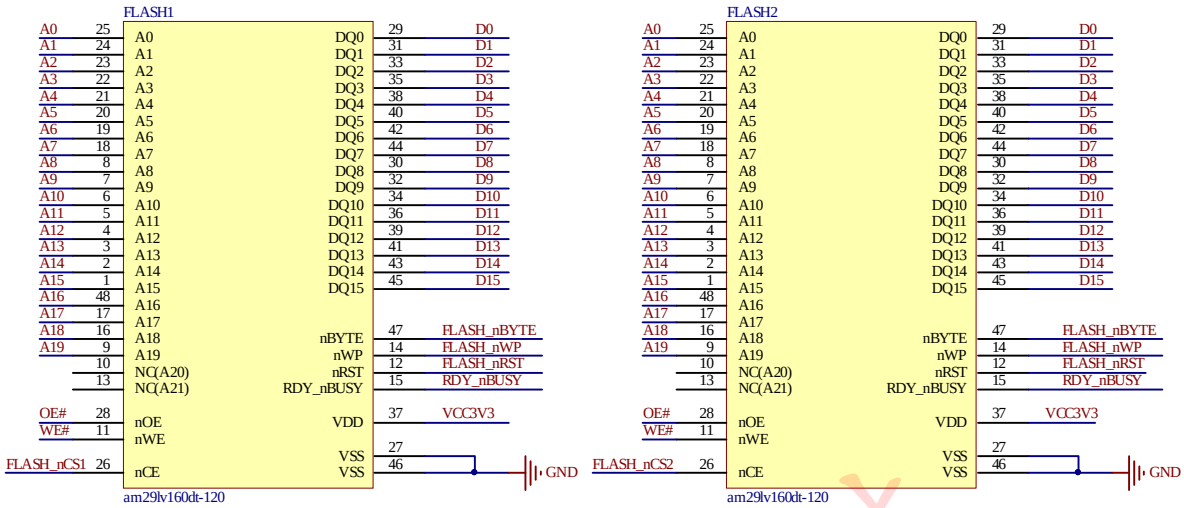
U4、U5 除片选信号外，其它信号均复用。

管脚分配列表：

FPGA 管脚	网络或符号	备注	FPGA 管脚	网络或符号	备注
PIN_H17	SDRAM_D0	U4、U5 两片 SDRAM 的 16 位复用数据线	PIN_U15	SDRAM_A0	U4、U5 两片 SDRAM 的 12 位复用地址线
PIN_K17	SDRAM_D1		PIN_U14	SDRAM_A1	
PIN_L17	SDRAM_D2		PIN_U13	SDRAM_A2	
PIN_M17	SDRAM_D3		PIN_U12	SDRAM_A3	
PIN_P17	SDRAM_D4		PIN_V11	SDRAM_A4	
PIN_R17	SDRAM_D5		PIN_V12	SDRAM_A5	
PIN_T17	SDRAM_D6		PIN_V13	SDRAM_A6	
PIN_U17	SDRAM_D7		PIN_V14	SDRAM_A7	
PIN_T18	SDRAM_D8		PIN_V15	SDRAM_A8	
PIN_R18	SDRAM_D9		PIN_V16	SDRAM_A9	
PIN_P18	SDRAM_D10		PIN_U16	SDRAM_A10	
PIN_M18	SDRAM_D11		PIN_V17	SDRAM_A11	
PIN_L18	SDRAM_D12				
PIN_K18	SDRAM_D13				
PIN_H18	SDRAM_D14				
PIN_G18	SDRAM_D15		PIN_P13	SDRAM_BA[0]	块地址
PIN_N15	SDRAM_nWE	写信号	PIN_N12	SDRAM_BA[1]	
PIN_L13	SDRAM_nCAS	列址选通脉冲	PIN_N16	SDRAM_DQML	数据输入输出掩码
PIN_R16	SDRAM_nRAS	行址选通脉冲	PIN_M14	SDRAM_DQMH	
PIN_U18	SDRAM_CLK	时钟	PIN_N13	SDRAM_nCS[1]	U4 片选信号
PIN_R13	SDRAM_CKE	时钟允许	PIN_T13	SDRAM_nCS[2]	U5 片选信号

5、FPGA 对 FLASH 数据、地址及控制信号分配：

原理图：



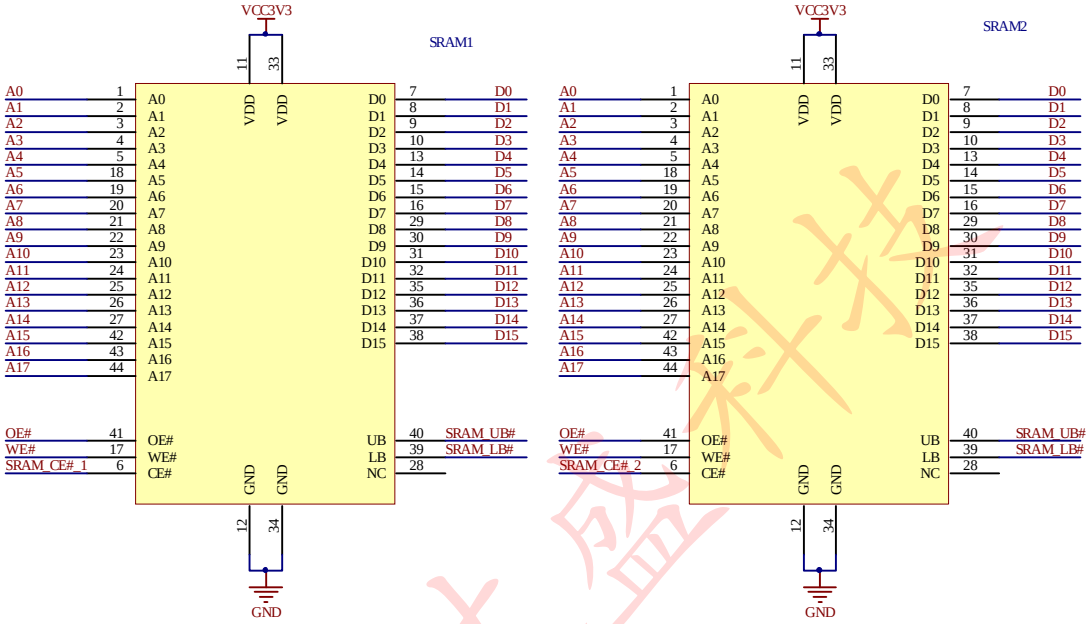
FLASH1、FLASH2 除片选信号外，其它信号均复用。

管脚分配列表：

FPGA 管脚	网络或符号	备注	FPGA 管脚	网络或符号	备注
PIN_C3	A0	20 位地址总线。FLASH、SRAM、网络控制器 DM9000 及其它外设复用。低 16 位同时引出到扩展槽 PORT A	PIN_E2	D0	16 位数据总线。FLASH、SRAM、网络控制器 DM9000 及其它外设复用。同时引出到扩展槽 PORT A
PIN_B2	A1		PIN_F3	D1	
PIN_C2	A		PIN_G2	D2	
PIN_C1	A3		PIN_H2	D3	
PIN_D1	A4		PIN_K2	D4	
PIN_L4	A5		PIN_L3	D5	
PIN_M5	A6		PIN_K5	D6	
PIN_L6	A7		PIN_M3	D7	
PIN_R3	A8		PIN_M2	D8	
PIN_T1	A9		PIN_L1	D9	
PIN_R2	A10		PIN_L2	D10	
PIN_R1	A11		PIN_K1	D11	
PIN_P2	A12		PIN_H3	D12	
PIN_P1	A13		PIN_H1	D13	
PIN_M1	A14		PIN_G1	D14	
PIN_B3	A15		PIN_E1	D15	
PIN_A3	A16				
PIN_B4	A17				
PIN_U3	A18		PIN_V3	FLASH_nCS1	片选信号
PIN_U2	A19		PIN_U4	FLASH_nCS1	片选信号
			PIN_U1	FLASH_nBYTE	
			PIN_V1	FLASH_nRST	
			PIN_V2	FLASH_nWP	

6、FPGA 对 SRAM 控制信号分配：

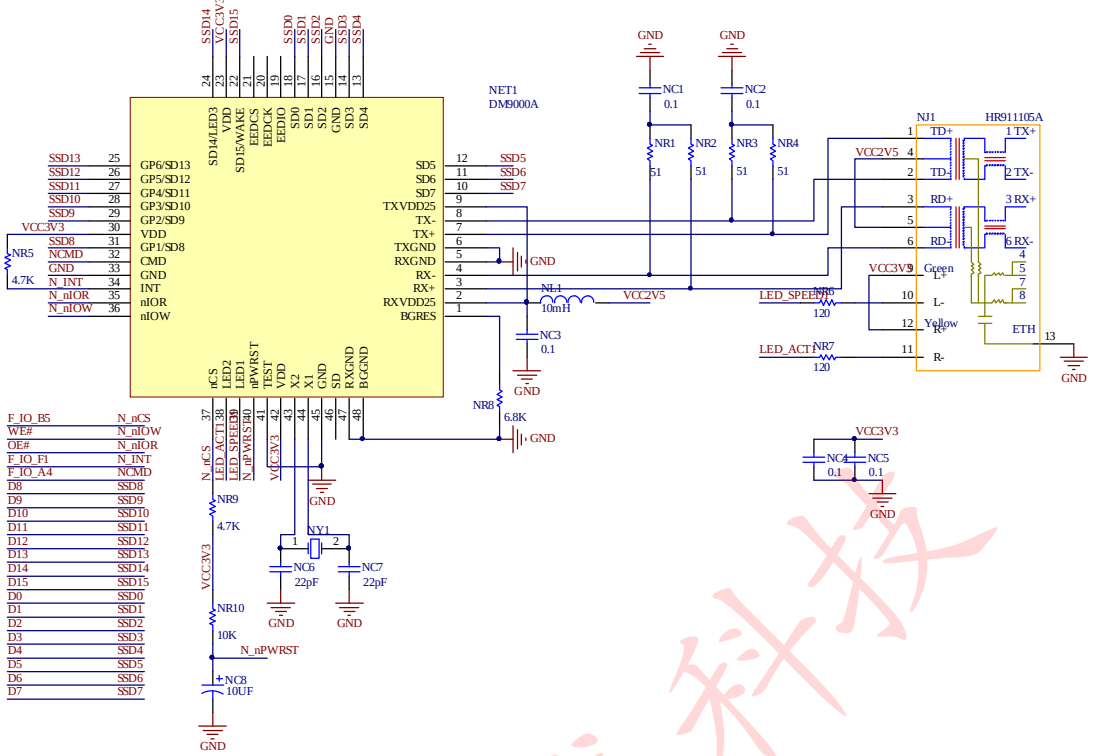
原理图：


VCC3V3
SRAM1
A0 A1 A2 A3 A4 A5 A6 A7 A8 A9 A10 A11 A12 A13 A14 A15 A16 A17
D0 D1 D2 D3 D4 D5 D6 D7 D8 D9 D10 D11 D12 D13 D14 D15
OE# WE# SRAM_CE#_1
UB LB NC
SRAM_UB# SRAM_LB#
VDD GND
GND
VCC3V3
SRAM2
OE# WE# SRAM_CE#_2
GND

SRAM1、SRAM2 的 16 位数据线及 18 位地址线与 FLASH 复用，下表只列出一些控制信号：

FPGA 管脚	网络或符号	备注
PIN_B1	SRAM_LB#	低 8 位操作
PIN_A1	SRAM_UB#	高 8 位操作
PIN_H6	SRAM_CE#_1	SRAM1 片选
PIN_D2	SRAM_CE#_2	SRAM2 片选
PIN_A2	OE	读 SRAM1
PIN_L5	WE	写 SRAM1

7、FPGA 对网络控制器 DM9000A 的信号分配：



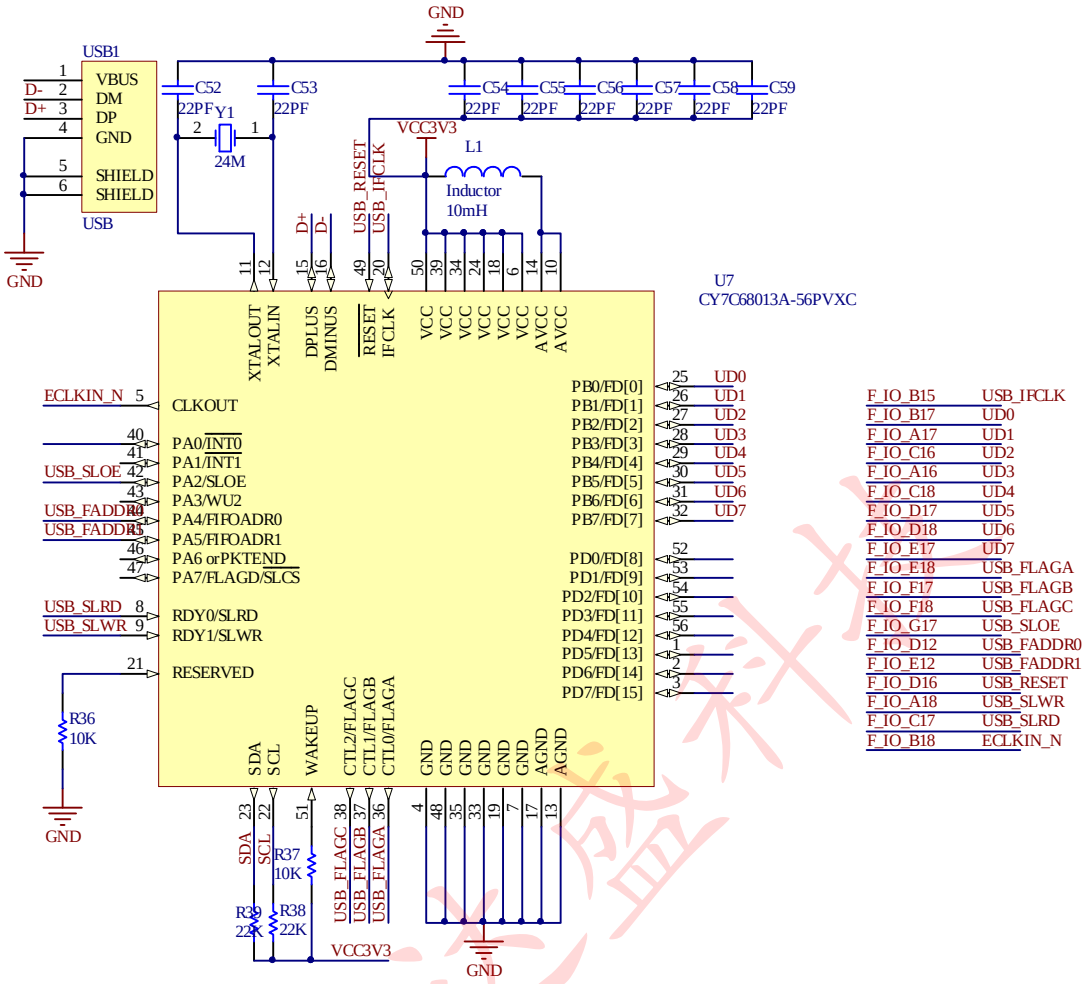
DM9000A 的 16 位数据/地址线、读写控制管脚与 FLASH 等复用，下表只列出一些控制信号：

FPGA 管脚	网络或符号	备注
PIN_B5	N_nCS	DM9000A 片选
PIN_F1	N_INT	DM9000A 中断
PIN_A4	E_CMD	数据端口与索引端口选择

8、FPGA 对 USB 控制器信号分配：

原理图：

北京达盛科技

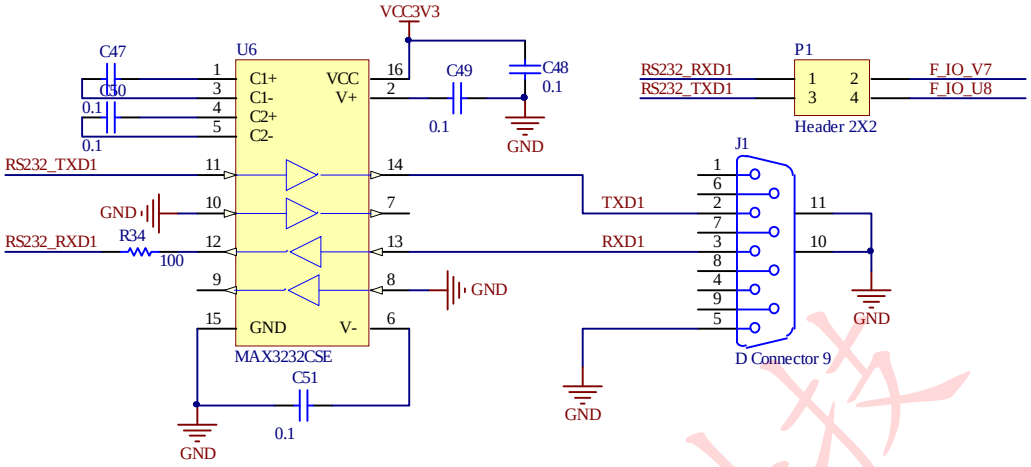


管脚分配列表：

FPGA 管脚	网络或符号	备注	FPGA 管脚	网络或符号	备注
PIN_B17	UD[0]	8 位 IO 口及 FIFO/GPIF 复用信号	PIN_D12	USB_FADDR0	USB_FADDR0
PIN_A17	UD[1]		PIN_E12	USB_FADDR1	USB_FADDR1
PIN_C16	UD[2]		PIN_A18	USB_SLWR	写信号
PIN_A16	UD[3]		PIN_C17	USB_SLRD	读信号
PIN_C18	UD[4]		PIN_G17	USB_SLOE	输出使能
PIN_D17	UD[5]		PIN_E18	USB_FLAGA	FLAGA 标志
PIN_D18	UD[6]		PIN_F17	USB_FLAGB	FLAGB 标志
PIN_E17	UD[7]		PIN_F18	USB_FLAGC	FLAGC 标志
			PIN_B15	USB_IFCLK	从时钟输出
			PIN_B18	ECLKIN_N	USB 时钟输出
			PIN_D16	RST	系统复位

9、FPGA 对 UART 串口信号分配：

原理图：

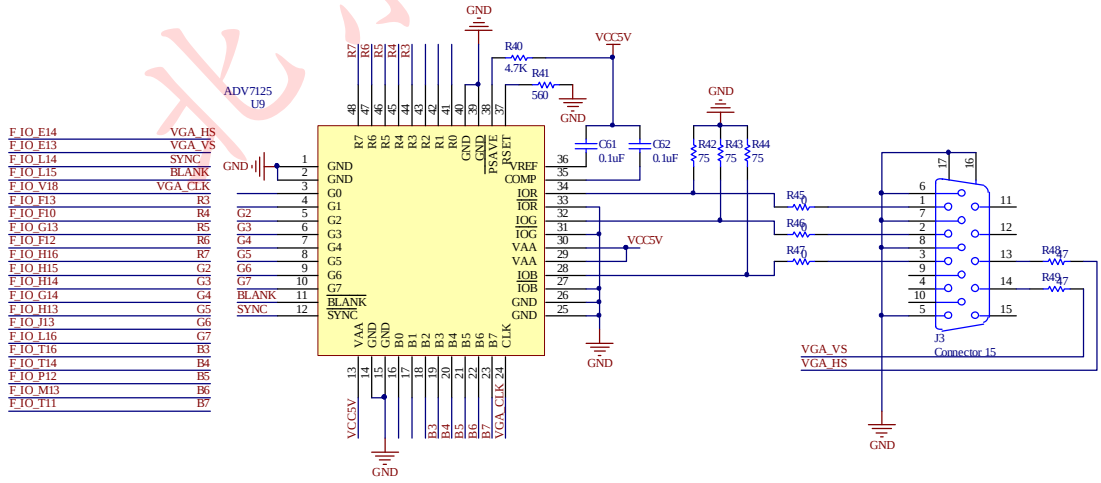


管脚分配列表：

FPGA 管脚	网络或符号	备注	UART 接口
PIN_V7	RXD1	系统板 UART 接口	PIN_2 为 TX PIN_3 为 RX PIN_5 为 GND
PIN_U8	TXD1		

10、FPGA 对 VGA 串口信号分配：

原理图：

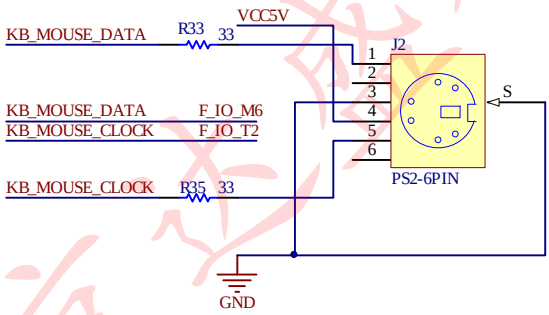


管脚分配列表：

FPGA 管脚	网络或符号	备注	FPGA 管脚	网络或符号	备注
PIN_T16	B0[3]	5 位 Blue 颜色分量	PIN_F13	R0[3]	5 位 Red 颜色分量
PIN_T14	B0[4]		PIN_F10	R0[4]	
PIN_P12	B0[5]		PIN_G13	R0[5]	
PIN_M13	B0[6]		PIN_F12	R0[6]	
PIN_T11	B0[7]		PIN_H16	R0[7]	
PIN_H15	G0[2]	6 位 Green 颜色分量	PIN_L15	BLANK	行消隐信号
PIN_H14	G0[3]		PIN_L14	SYNC	SYNC
PIN_G14	G0[4]		PIN_V18	VGA_CLK	同步时钟
PIN_H13	G0[5]		PIN_E14	VGA_HS	行同步信号
PIN_J13	G0[6]		PIN_E13	VGA_VS	场同步信号
PIN_L16	G0[7]				

11、FPGA 对 PS2 口信号分配：

原理图：

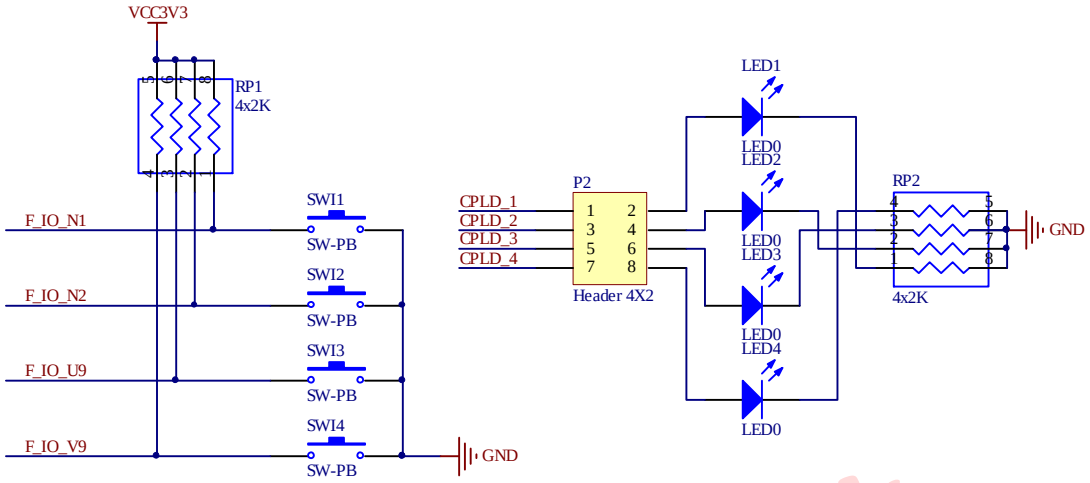


管脚分配列表：

FPGA 管脚	网络或符号	对应 PS2 口	PS2 其它管脚
PIN_T2	KB_MOUSE_CLOCK	PIN_5	PIN_3 为 GND PIN_4 为 VCC
PIN_M6	KB_MOUSE_DATA	PIN_1	

12、FPGA 对按键、LED 管脚分配：

原理图：



管脚分配列表：

FPGA 管脚	网络或符号	备注	FPGA 管脚	网络或符号	备注
PIN_N1	F_IO_N1	SWI1	PIN_P11	CPLD_1	CPLD 的四根线引导扩展槽 PORTB1
PIN_N2	F_IO_N2	SWI2	PIN_U11	CPLD_2	
PIN_U9	F_IO_U9	SWI3	PIN_R11	CPLD_3	
PIN_V9	F_IO_V9	SWI4	PIN_N11	CPLD_4	

扩展板部分管脚分配

1、主板与扩展板接口信号分配：（扩展板标号为 J1，主板标号为*1）

J1(主板 J2)	FPGA 管脚	信号	J1(主板 J2)	FPGA 管脚	信号
PIN_1		3.3V	PIN_2		3.3V
PIN_3		3.3V	PIN_4		3.3V
PIN_5		3.3V	PIN_6		3.3V
PIN_7		3.3V	PIN_8		3.3V
PIN_9		GND	PIN_10		GND
PIN_11		GND	PIN_12		GND
PIN_13		GND	PIN_14		GND
PIN_15		GND	PIN_16		GND
PIN_17	PIN_A5	VD[0]	PIN_18	PIN_B6	VD[4]
PIN_19	PIN_A6	VD[1]	PIN_20	PIN_B7	VD[5]
PIN_21	PIN_A7	VD[2]	PIN_22	PIN_B8	VD[6]
PIN_23	PIN_D3	VD[3]	PIN_24	PIN_A8	VD[7]
PIN_25	PIN_G6	FIELD	PIN_26		
PIN_27	PIN_B9	VS	PIN_28	PIN_A9	HS

PIN_29	PIN_B10	SFL	PIN_30	PIN_A10	LLC
PIN_31	PIN_C5	SDA	PIN_32	PIN_D5	SDA
PIN_33	PIN_C5	SCL	PIN_34	PIN_D5	SDA
PIN_35	PIN_C5	SCL	PIN_36	PIN_D5	SDA
PIN_37	PIN_C5	SCL	PIN_38	PIN_C5	SCL
PIN_39			PIN_40	PIN_B11	AUDIO_BCLK
PIN_41			PIN_42		
PIN_43	PIN_F7	AUDIO_DIN	PIN_44	PIN_B12	AUDIO_DOUT
PIN_45	PIN_A11	AUDIO_LRCIN	PIN_46	PIN_A12	AUDIO_LRCOUT
PIN_47			PIN_48		
PIN_49	PIN_E7	IRDA_RXD	PIN_50	PIN_B13	IRDA_TXD
PIN_51			PIN_52		
PIN_53	PIN_C9	RCLKINT	PIN_54	PIN_A13	RCLKOUT
PIN_55			PIN_56		
PIN_57	PIN_E9	SD_DAT0	PIN_58	PIN_B14	SD_DAT1
PIN_59	PIN_E11	SD_DAT2	PIN_60	PIN_A14	SD_DAT3
PIN_61	PIN_D10	SD_CLK	PIN_62	PIN_A15	SD_CMD
PIN_63	PIN_C10	SD_DET	PIN_64	PIN_B16	SD_WP

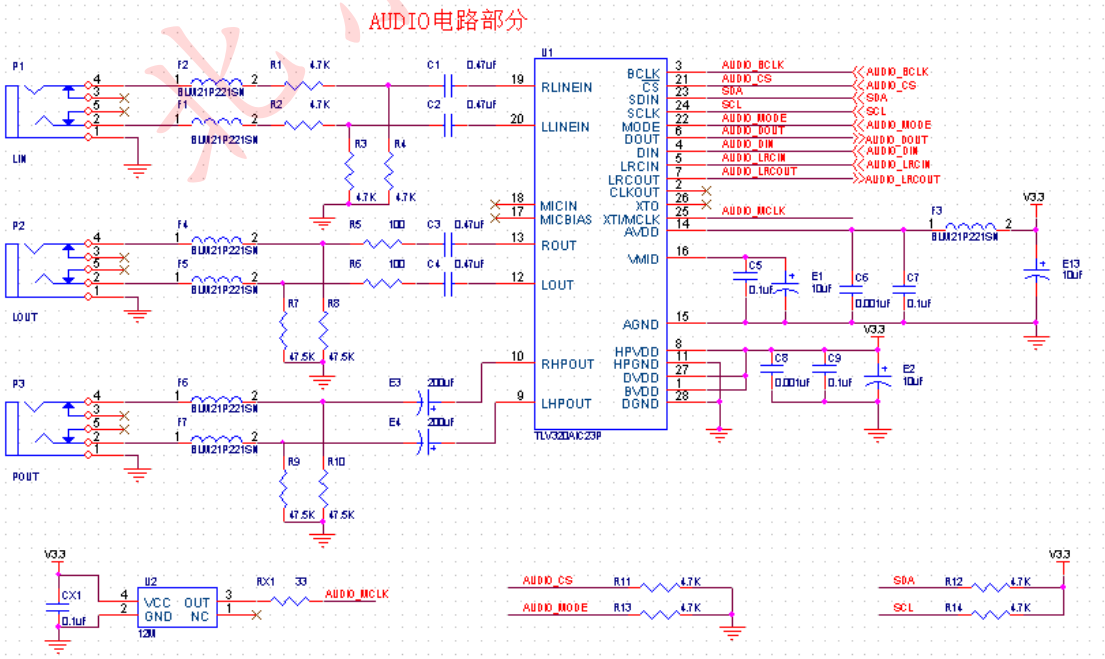
2、I2C 接口信号分配：

FPGA 管脚	网络或符号	ADV7181B	AIC23	24C02	PCF8563T
PIN_C5	SCL	PIN_54	PIN_24	PIN_6	PIN_6
PIN_D5	SDA	PIN_53	PIN_23	PIN_5	PIN_5

视频采集 ADV7181B、音频处理 AIC23、EEPROM、实时时钟 PCF8563T 均复用同一组 I2C 接口。

3、音频信号处理部分管脚分配：

原理图：

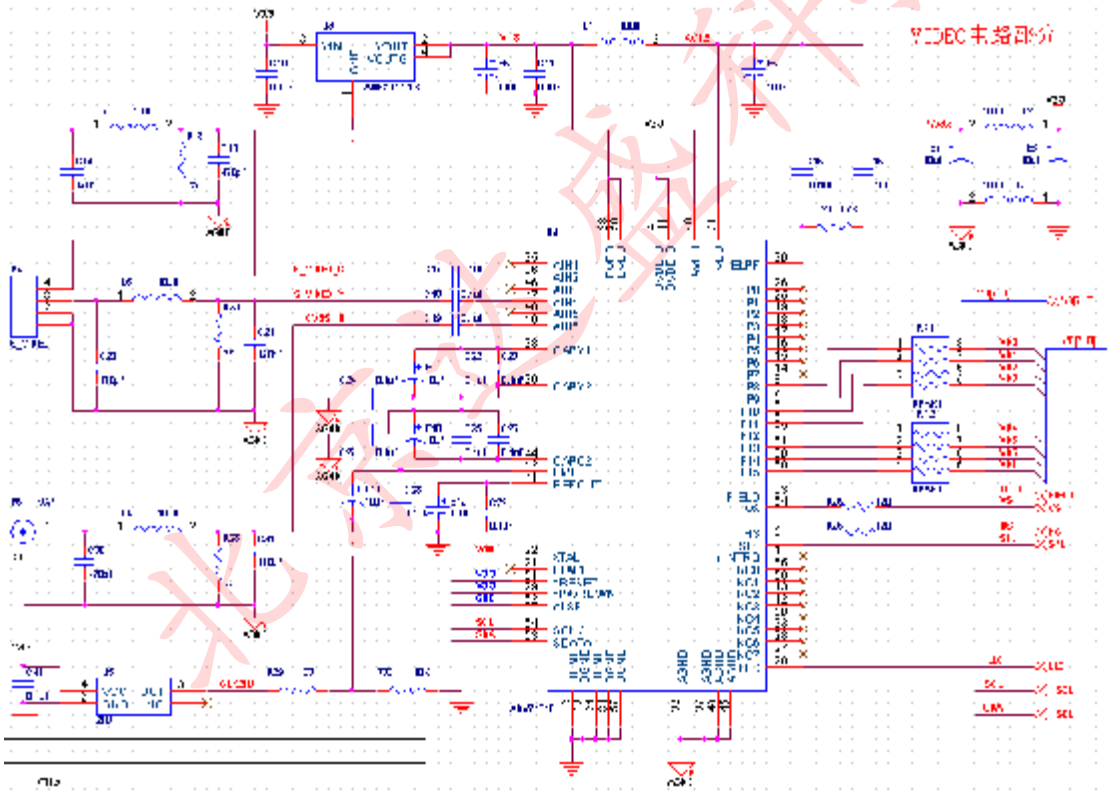


管脚分配列表：

FPGA 管脚	网络或符号	AIC23	FPGA 管脚	网络或符号	AIC23
PIN_B11	AUDIO_BCLK	PIN_3	PIN_C5	SCL	PIN_24
PIN_F7	AUDIO_DIN	PIN_4	PIN_D5	SDA	PIN_23
PIN_B12	AUDIO_DOUT	PIN_6			
PIN_A11	AUDIO_LRCIN	PIN_5	VCC	ADUIO_CS	PIN_21
PIN_A12	AUDIO_LRCOUT	PIN_7	VCC	ADUIO_MODE	PIN_22

4、视频采集部分管脚分配：

原理图：

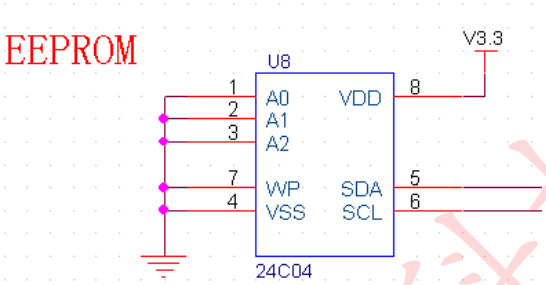


管脚分配列表：

FPGA 管脚	网络或符号	ADV7181B	FPGA 管脚	网络或符号	ADV7181B
PIN_A5	VD[0]	PIN_8	PIN_G6	FIELD	PIN_63
PIN_A6	VD[1]	PIN_7	PIN_B9	VS	PIN_64
PIN_A7	VD[2]	PIN_6	PIN_A9	HS	PIN_2
PIN_D3	VD[3]	PIN_5	PIN_A10	LLC	PIN_20

PIN_B6	VD[4]	PIN_62	PIN_B10	SFL	PIN_9
PIN_B7	VD[5]	PIN_61			
PIN_B8	VD[6]	PIN_60	PIN_C5	SCL	PIN_54
PIN_A8	VD[7]	PIN_59	PIN_D5	SDA	PIN_53

5、I2C 接口 EEPROM 信号分配：

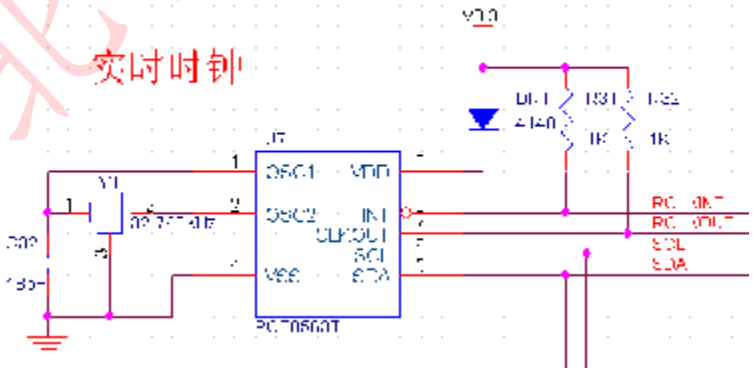


管脚分配列表：

FPGA 管脚	网络或符号	24C02
PIN_C5	SCL	PIN_6
PIN_D5	SDA	PIN_5

6、实时时钟信号分配：

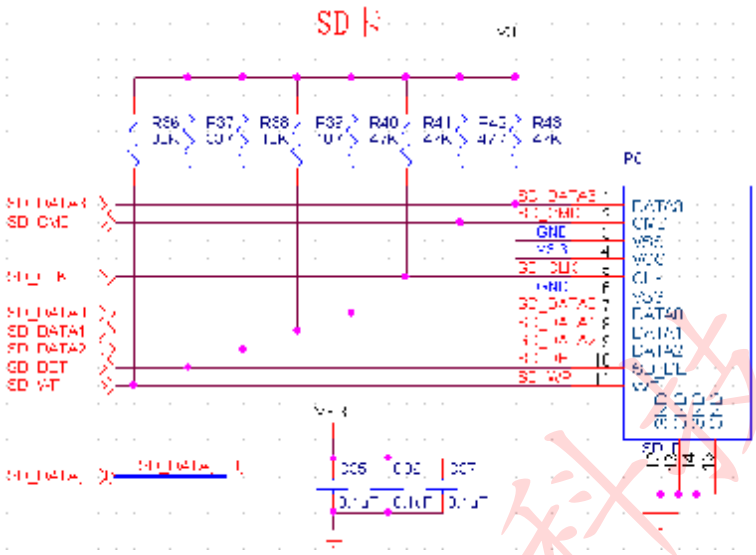
原理图：



FPGA 管脚	网络或符号	PCF8563T	FPGA 管脚	网络或符号	PCF8563T
PIN_C9	RCLKINT	PIN_3	PIN_H16	SCL	PIN_6
PIN_A13	RCLKOUT	PIN_7	PIN_H17	SDA	PIN_5

7、SD 卡接口信号分配：

原理图：

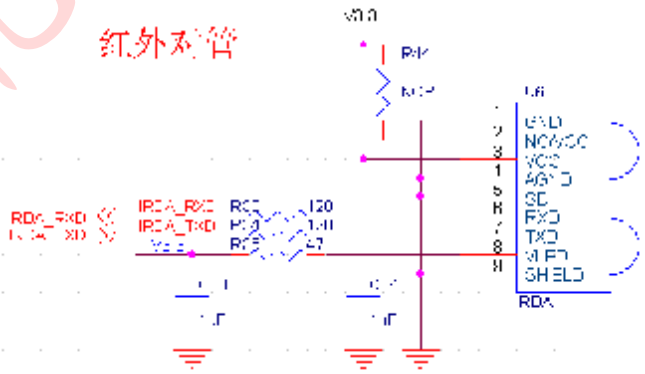


管脚分配列表：

FPGA 管脚	网络或符号	备注	FPGA 管脚	网络或符号	备注
PIN_E9	SD_DAT0	4 位 SD 卡数据	PIN_A15	SD_CMD	SD 卡命令
PIN_B14	SD_DAT1		PIN_D10	SD_CLK	SD 卡时钟
PIN_E11	SD_DAT2		PIN_C10	SD_DET	SD 卡检测
PIN_A14	SD_DAT3		PIN_B16	SD_WP	SD 卡写保护

8、红外收发信号分配：

原理图：



FPGA 管脚	网络或符号	备注
PIN_E7	IRDA_RXD	收脉冲信号
PIN_B13	IRDA_TXD	发脉冲信号

外部扩展口信号分配

PORT A 信号分配

PORT A	FPGA 管脚	信号	PORT A	FPGA 管脚	信号
PIN_1		+5V	PIN_2		+5V
PIN_3		GND	PIN_4		GND
PIN_5	PIN_G1	D0	PIN_6	PIN_F3	D1
PIN_7	PIN_H3	D2	PIN_8	PIN_H2	D3
PIN_9	PIN_L2	D4	PIN_10	PIN_L3	D5
PIN_11	PIN_M2	D6	PIN_12	PIN_M3	D7
PIN_13	PIN_K5	D8	PIN_14	PIN_L1	D9
PIN_15	PIN_K2	D10	PIN_16	PIN_K1	D11
PIN_17	PIN_G2	D12	PIN_18	PIN_H1	D13
PIN_19	PIN_E2	D14	PIN_20	PIN_E1	D15
PIN_21	PIN_C3	A0	PIN_22	PIN_B2	A1
PIN_23	PIN_C2	A2	PIN_24	PIN_C1	A3
PIN_25	PIN_D1	A4	PIN_26	PIN_L4	A5
PIN_27	PIN_M5	A6	PIN_28	PIN_L6	A7
PIN_29	PIN_R3	A8	PIN_30	PIN_T1	A9
PIN_31	PIN_R2	A10	PIN_32	PIN_R1	A11
PIN_33	PIN_P2	A12	PIN_34	PIN_P1	A13
PIN_35	PIN_M1	A14	PIN_36	PIN_B3	A15
PIN_37	PIN_C7	CS0	PIN_38	PIN_F6	CS1
PIN_39	PIN_E6	CS2	PIN_40	PIN_D7	CS3
PIN_41	PIN_F9	CS4	PIN_42	PIN_F8	CS5
PIN_43	PIN_D9	CS6	PIN_44	PIN_E8	CS7
PIN_45			PIN_46		
PIN_47			PIN_48		
PIN_49			PIN_50	PIN_E10	EX_INT0
PIN_51			PIN_52		
PIN_53			PIN_54		
PIN_55			PIN_56		
PIN_57	PIN_F11	SPI_I1	PIN_58	PIN_C12	SPI_I2
PIN_59	PIN_C14	SPI_I3	PIN_60	PIN_D14	SPI_I4

注意：从 FPGA 引出到 PORT A 的所有信号线，在适配器板上均有其它器件复用，使用时一定要注意，请查看《E-Play-SOPC 适配器原理图》或查看前面 FPGA 对其它芯片的管脚分配表。

PORT B 信号分配

PORT B	FPGA 管脚	信号	PORT B	FPGA 管脚	信号
PIN_1		NC	PIN_2		NC
PIN_3		NC	PIN_4		NC
PIN_5	PIN_U5	SPI_NSS1	PIN_6	PIN_V4	SPI_CLK1
PIN_7	PIN_U6	SPI_MISO1	PIN_8	PIN_V5	SPI_MOSI1
PIN_9	PIN_U7	IIC_SCL	PIN_10	PIN_V6	IIC_SDA
PIN_11	PIN_U8	E_UART_R	PIN_12	PIN_V7	E_UART_T
PIN_13		NC	PIN_14		NC
PIN_15	PIN_V8	E_ALE	PIN_16	PIN_T3	E_IO1
PIN_17	PIN_R4	E_IO2	PIN_18	PIN_T4	E_IO3
PIN_19	PIN_R5	E_IO4	PIN_20		NC
PIN_21		NC	PIN_22		NC
PIN_23		NC	PIN_24		NC
PIN_25	PIN_N6	E_IO9	PIN_26	PIN_N7	E_IO10
PIN_27	PIN_P6	E_IO11	PIN_28	PIN_T6	E_IO12
PIN_29	PIN_P7	E_IO13	PIN_30	PIN_P8	E_IO14
PIN_31	PIN_N8	E_IO15	PIN_32	PIN_T8	E_IO16
PIN_33	PIN_P9	LCD_C	PIN_34		NC
PIN_35		NC	PIN_36		NC
PIN_37	PIN_N9	E_IO5	PIN_38	PIN_R8	E_IO6
PIN_39	PIN_N10	E_IO7	PIN_40	PIN_P10	E_IO8
PIN_41	PIN_P11	CPLD_1	PIN_42	PIN_U11	CPLD_2
PIN_43	PIN_R11	CPLD_3	PIN_44	PIN_N14	CPLD_4
PIN_45		NC	PIN_46		NC
PIN_47		NC	PIN_48		NC
PIN_49		NC	PIN_50		NC
…		…	…		…
PIN_69		NC	PIN_70		NC

说明：标有“NC”的 PORT B 引脚，表示无信号线从适配器引出；

以上接口定义仅作参考，如有与原理图及适配硬件不一致，请以原理图和实际硬件为准。关于 PORT A、PORT B、PORT C 扩展总线的详细资料请参照《E_play 总线标准及制板规范》。

特别注意

在做 Quartus II 工程时必须将未分配的管脚置为三态输入。Quartus II --> Assignments --> Device… --> Device --> Device & Pin Options… --> Unused Pins --> Reserve all unused pins : AS input tri-stated。

如未将未分配管脚置为三态输入，将可能导致主芯片或外围芯片损坏，属人为使用不当，公司将不负责。

北京达盛科技

第二章 E_Play-SOPC-EP3C25 硬件测试

一、 LED 与按键测试

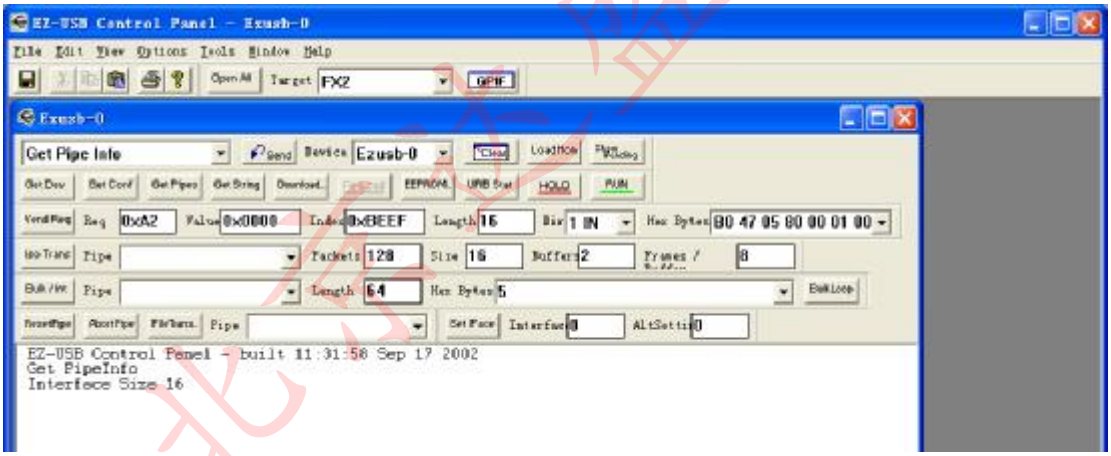
打开文件夹“test_led_botton”。下载程序后，按下适配器左下端标号为 PB0…PB3 的按键，则相应的适配器右下端的标号为 L0…L3 的 LED 灯点亮，说明 LDE 灯及按键功能正常。

二、 USB 测试

1、首先安装 CYPRESS 的开发包“EZUSB_devtools_version_261700.exe”。实验要利用 EZ-USB Control Panel 来进行数据传送。用 USB 连接线将计算机和实验箱上的 USB 接口连接，如果系统提示安装驱动，选择自动安装。

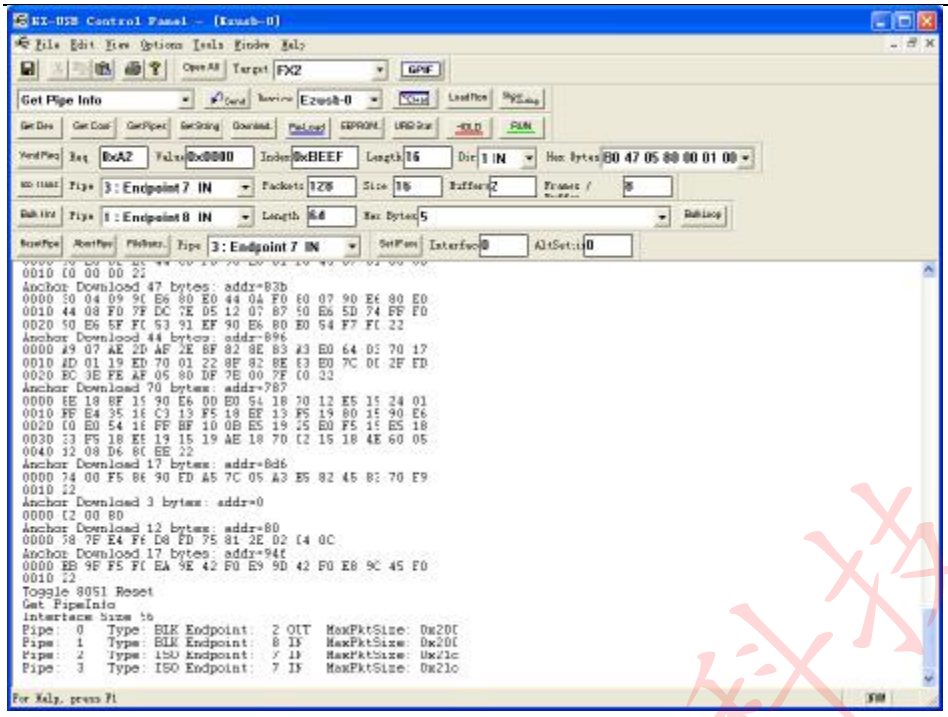
2、打开文件夹“USB_SOFT”下子文件夹“Firmware”。下载程序。

3、打开 EZ-USB Control Panel。如果软件显示“No Cypress USB devices detected.”，说明硬件没有连接正确，请仔细检查 USB 连线的连接，可以重新插接一下 USB 接口。

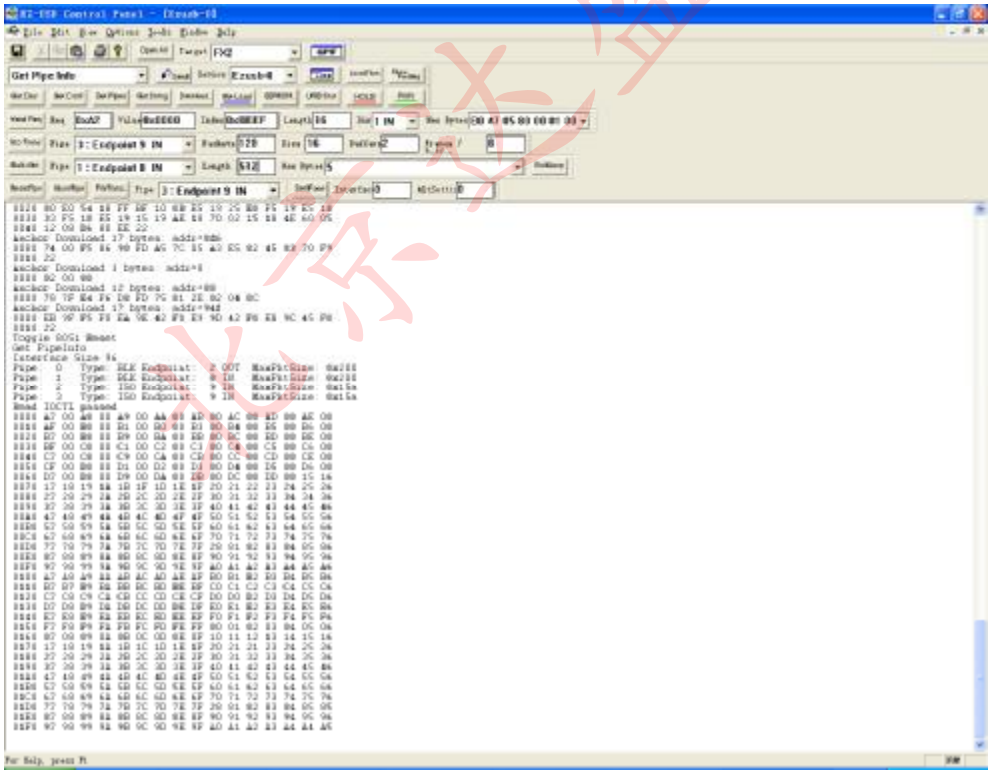


在 Device 栏显示 Ezusb-0 表示连接正常。

点击“Download” 找到“USB_IN”文件夹下子文件夹“Firmware”中的文件“USB_IN8.hex”，下载 USB 固件。点击“Send”


EZ-USB Control Panel - [Ezusb-0]
File Edit View Options Tools Window Help
Open All
Target
FX2
GPIF
Get Pipe Info
Device
Ezusb-0
Load Hex
EEPROM
RAM
RUN
Req
0xA2
Value
0x0000
Index
0xBEEF
Length
16
Dir
1 IN
Hex Bytes
80 47 05 80 00 01 00
Pipe
3 : Endpoint 7 IN
Packets
128
Size
16
Buffers
2
Frames /
8
Pipe
1 : Endpoint 8 IN
Length
64
Hex Bytes
5
Pipe
3 : Endpoint 7 IN
SetPipe
Interface
0
AltSetting
0
0010 10 00 00 22
Anchor Download 47 bytes: addr=83b
0000 50 04 09 9C E6 80 E0 44 0A F0 60 07 90 E6 80 E0
0010 44 08 F0 7F DC 7E 05 12 07 87 60 E6 5D 74 FF F0
0020 50 E6 5F FC 53 91 EF 90 E6 80 E0 54 F7 FC 22
Anchor Download 44 bytes: addr=896
0000 A9 07 AE 2D AF 2E BF 82 8E 83 A3 E0 64 03 70 17
0010 8D 01 19 ED 70 01 22 8F 82 8E 83 E0 7C 0C 2F FD
0020 EC 3E FE AF 05 80 DF 7E 00 7F C0 22
Anchor Download 70 bytes: addr=787
0000 8E 18 8F 19 90 E6 00 E0 54 18 70 12 E5 19 24 01
0010 FF E4 35 18 C3 13 F5 18 8F 19 F5 19 80 19 90 E6
0020 10 E0 54 1F FF BF 10 0B E5 19 25 E0 F5 19 E5 18
0030 33 F5 18 E5 19 15 19 AE 18 70 C2 15 18 4E 60 05
0040 12 08 D6 8C EE 22
Anchor Download 17 bytes: addr=8d6
0000 74 00 F5 86 90 ED A5 7C 05 A3 E5 82 45 83 70 E9
0010 22
Anchor Download 3 bytes: addr=0
0000 C2 00 80
Anchor Download 12 bytes: addr=80
0000 58 7F E4 F6 D8 FD 75 81 2E D2 C4 0C
Anchor Download 17 bytes: addr=94f
0000 EB 9F F5 F0 EA 9E 42 F0 E9 9D 42 F0 E8 9C 45 F0
0010 22
Toggle 8051 Reset
Get Pipeinfo
Interface Size 96
Pipe: 0 Type: BLK Endpoint: 2 OUT MaxPktSize: 0x200
Pipe: 1 Type: BLK Endpoint: 8 IN MaxPktSize: 0x200
Pipe: 2 Type: ISO Endpoint: 6 IN MaxPktSize: 0x1c
Pipe: 3 Type: ISO Endpoint: 7 IN MaxPktSize: 0x21c
For Help, press F1

将“Length”改为 512，点击“Bulk/Int”，即可获得 fpga 里传送过来的数据。如不成功，可多试几次。

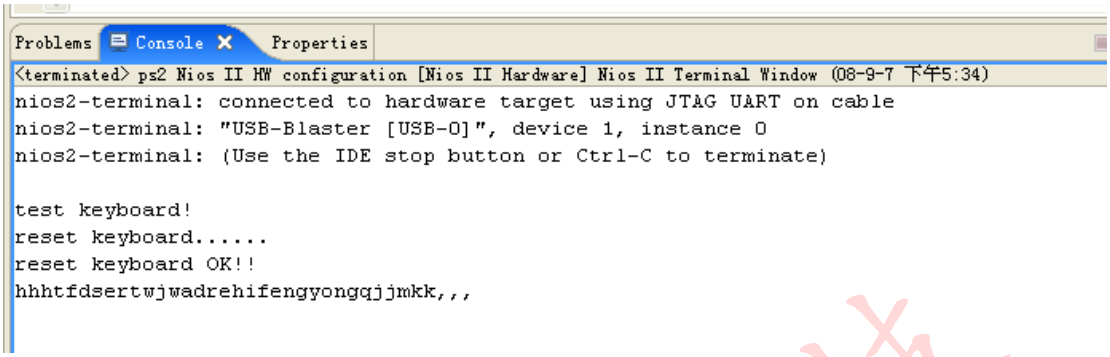


三、 AUDIO 测试

在 Quartus II 8.0 软件打开 Audio_test 目录下工程，下载 SOF 文件。耳机的音频输入孔连接板上的 LINEOUT。运行工程 TestWAV，Run->Rin As->Nios II Hardware，在耳机输出口有音乐的声音。

四、 Ps/2 测试

在 Quartus II 8.0 软件打开 ps2 目录下工程，下载 SOF 文件。选中 ps2 工程进行仿真，Run->Rin As->Nios II Hardware，在 NIOS II 控制窗口中可以看到：

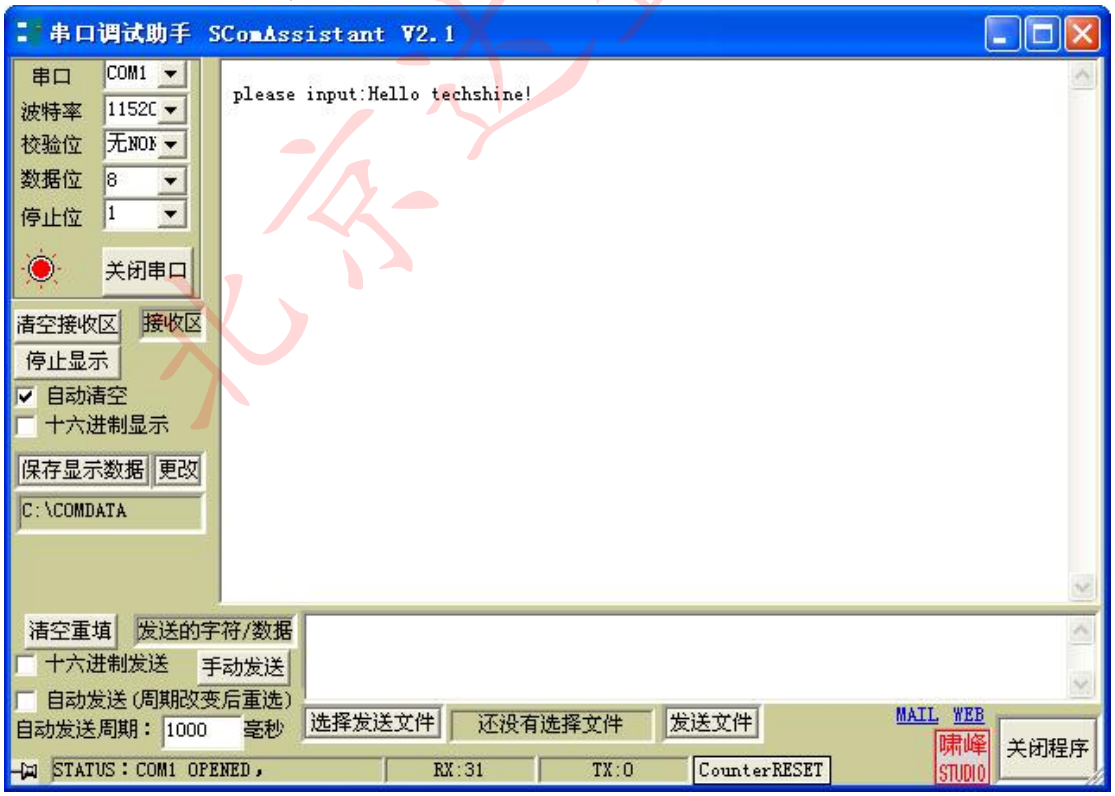

Problems
Console
Properties
<terminated> ps2 Nios II HW configuration [Nios II Hardware] Nios II Terminal Window (08-9-7 下午5:34)
nios2-terminal: connected to hardware target using JTAG UART on cable
nios2-terminal: "USB-Blaster [USB-0]", device 1, instance 0
nios2-terminal: (Use the IDE stop button or Ctrl-C to terminate)
test keyboard!
reset keyboard......
reset keyboard OK!!
hhhtfdsertwjwadrehifengyongqjjmkk,,,

五、 Sd 卡测试

在 Quartus II 8.0 软件打开 SD_Card_test 目录下工程，选中 sdtest 工程进行仿真，Run->Rin As->Nios II Hardware，在 NIOS II 控制窗口中可以看到从 SD 卡 Buffer 地址的读出的数据。

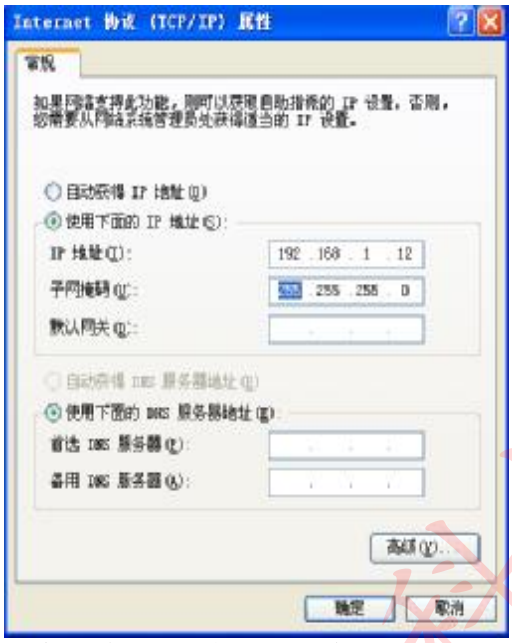
六、 RS232 工程的仿真结果

在 Quartus II 8.0 软件打开 net_uart 目录下工程,使用串口工具 RS232，选中 UART 工程进行仿真,波特率选择 115200 在窗口中可以接收到数据。



七、 网口测试

在 Quartus II 8.0 软件打开 net_uart 目录下工程, 选中 net 工程进行仿真。用交叉线将开发板的网口与 PC 机网口连接，并设置 PC 机的 IP 地址，如下图：



运行工程 net，在 NIOS 窗口中可以看到网口收到的数据。

八、 VGA 测试

在 Quartus II 8.0 软件打开 VGA 目录下工程，下载 SOF 文件。并用 VGA 接口连接实验板到显示器，显示器将显示彩条。

九、 红外对管测试

在 Quartus II 8.0 软件打开 IrDATest 目录下工程, 选中 TestRxreq 工程进行仿真。将 R44 短路，即可在 NIOS 窗口中看到接收到的数据。